

**BACHELOR OF SCIENCE**

**(B. Sc.)**

**Term-End Examination**

**December, 2025**

**PHE-10 : ELECTRICAL CIRCUITS AND  
ELECTRONICS**

*Time : 2 Hours*

*Maximum Marks : 50*

---

**Note :** (i) *All questions are compulsory, however internal choices are given.*

(ii) *Use of calculator is allowed.*

(iii) *Symbols have their usual meanings.*

---

---

1. Attempt any *five* parts : 5×2=10
- (a) Write any *two* examples each of active and passive circuit elements.
- (b) Draw the (forward and reverse bias) I-V characteristics of a Zener diode.
- (c) RC-coupled amplifier has voltage gain of 1000. Calculate the gain in dB.

- (d) Draw the circuit diagram of centre-tap full wave rectifier.
  - (e) State the value of input resistance and slew rate with proper units for an ideal op-amp.
  - (f) What are the output voltages of the following fixed voltage regulator ICs ?
    - (i) IC 7812
    - (ii) IC 7905
  - (g) Write the truth table of 2-input NAND gate.
  - (h) Convert the binary number  $(01111011)_2$  into hexadecimal equivalent number.
2. Attempt any *two* parts : 2×5=10
- (a) State and prove Thevenin's Theorem. 1+4
  - (b) Design a constant-K low pass filter having cut off frequency of 1 kHz to operate with a terminal load resistance of  $500 \Omega$ . Draw its  $\pi$ -section and T-section circuit diagram. 3+2
  - (c) With appropriate diagram, explain the construction and working of a junction field effect transistor (JFET). 5

3. Attempt any *two* parts : 2×5=10

(a) Draw the  $h$ -parameter equivalent transistor circuit in common emitter (CE) configuration. Prove that the current gain of common emitter

$$\text{amplifier is } A_i = \frac{h_{21}}{1 + h_{22}r_L}. \quad 2+3$$

(b) Draw the circuit of phase shift oscillator. Explain how  $360^\circ$  phase shift is attained in this circuit. 3+2

(c) With the help of circuit diagram, explain the working of Zener voltage regulator. 5

4. Attempt any *two* parts : 2×5=10

(a) Design and draw the circuit of a 3-channel inverting adder using op-amp. IC741C with gains  $-5$ ,  $-10$  and  $-20$ . 5

(b) Design and draw the circuit diagram of a voltage level detector using op-amp. IC741 C to provide  $-V_{\text{sat}}$  at the output if the input is less than  $+3$  V and  $+V_{\text{sat}}$  if the input is more than  $+3$  V. 5

- (c) Design an adjustable voltage regulator for an output voltage of 10 to 20 V using ICLM317. 5
5. Attempt any *two* parts : 2×5=10
- (a) Write the truth table of a half adder. Draw its circuit to obtain carry and sum outputs. 2+3
- (b) Design and draw the circuit of Mod-6 counter. 5
- (c) Draw the schematic diagram of a Cathode Ray Tube (CRT) showing its major components. 5

**PHE-10**

विज्ञान स्नातक

(बी. एस.-सी.)

सत्रांत परीक्षा

दिसम्बर, 2025

पी.एच.ई.-10 : विद्युत परिपथ और इलेक्ट्रॉनिक्स

समय : 2 घण्टे

अधिकतम अंक : 50

नोट : (i) सभी प्रश्न अनिवार्य हैं, परन्तु आंतरिक विकल्प दिए गए हैं।

(ii) कैल्कुलेटर के प्रयोग की अनुमति है।

(iii) प्रतीकों के अपने सामान्य अर्थ हैं।

1. किन्हीं पाँच भागों को हल कीजिए :  $5 \times 2 = 10$

(क) सक्रिय एवं निष्क्रिय परिपथ अवयवों में से प्रत्येक के दो उदाहरण लिखिए।

(ख) जेनर डायोड के (अग्रदिशिक और पश्चदिशिक बायसित) I-V अभिलाक्षणिक वक्र खींचिए।

- (ग) एक RC-युग्मित प्रवर्धक का वोल्टता लाभ 1000 है।  
dB में लाभ परिकलित कीजिए।
- (घ) केन्द्र-अंशनिष्कासित पूर्ण तरंग दिष्टकारी का परिपथ चित्र खींचिए।
- (ङ) एक आदर्श ऑप-ऐम्प के निवेश प्रतिरोध और द्रुत घूर्णन दर के मान उचित एककों के साथ बताइए।
- (च) निम्नलिखित स्थिर वोल्टता नियंत्रक ICs की निर्गम वोल्टताएँ क्या हैं ?
- (i) IC 7812
- (ii) IC 7905
- (छ) 2-निवेशी NAND गेट की सत्यमान सारणी लिखिए।
- (ज) द्विआधारी संख्या  $(01111011)_2$  को तुल्य षोडश-आधारी संख्या में रूपांतरित कीजिए।
2. किन्हीं दो भागों को हल कीजिए :  $2 \times 5 = 10$
- (क) थेवेनिन के प्रमेय का कथन लिखिए और इसे सिद्ध कीजिए।  $1+4$
- (ख)  $500 \Omega$  के अंतकृत लोड प्रतिरोध से प्रचालित करने के लिए  $1 \text{ kHz}$  अंतक आवृत्ति वाला अचर-K निम्न आवृत्ति पारक फिल्टर डिजाइन कीजिए। इसके  $\pi$ -परिच्छेद और T-परिच्छेद परिपथ चित्र खींचिए।  $3+2$

(ग) उचित आरेख की सहायता से संधि क्षेत्र प्रभाव ट्रांजिस्टर (JFET) की संरचना और कार्यप्रणाली को समझाइए। 5

3. किन्हीं दो भागों को हल कीजिए :  $2 \times 5 = 10$

(क) उभयनिष्ठ उत्सर्जक (CE) विन्यास में ट्रांजिस्टर का  $h$ -प्राचल तुल्य परिपथ खींचिए। सिद्ध कीजिए कि उभयनिष्ठ उत्सर्जक प्रवर्धक का धारा लाभ

$$A_i = \frac{h_{21}}{1 + h_{22}r_L} \text{ होता है।} \quad 2+3$$

(ख) कला विस्थापन दोलित्र का परिपथ चित्र खींचिए। इस परिपथ में  $360^\circ$  का कला विस्थापन कैसे प्राप्त होता है, इसकी व्याख्या कीजिए। 3+2

(ग) परिपथ चित्र की सहायता से जेनर वोल्टता नियामक की कार्यप्रणाली को समझाइए। 5

4. किन्हीं दो भागों को हल कीजिए :  $2 \times 5 = 10$

(क) ऑप-ऐम्प IC741C का उपयोग करके  $-5$ ,  $-10$  और  $-20$  लब्धियों वाला एक 3-चैनल प्रतिलोमी योजक डिजाइन कीजिए और इसका परिपथ चित्र खींचिए। 5

(ख) ऑप-ऐम्प IC 741C का उपयोग करके एक वोल्टता स्तर संसूचक डिजाइन कीजिए जो +3 V से कम निवेश वोल्टता के लिए  $-V_{sat}$  और +3 V से अधिक निवेश वोल्टता पर  $+V_{sat}$  निर्गम वोल्टता देता हो। इसका परिपथ चित्र खींचिए। 5

(ग) ICLM317 का उपयोग करके 10 से 20 V की निर्गम वोल्टता देने वाला एक समंजनीय वोल्टता नियंत्रक डिजाइन कीजिए। 5

5. किन्हीं दो भागों को हल कीजिए :  $2 \times 5 = 10$

(क) अर्ध-योजक की सत्यमान सारणी को लिखिए। योगफल और हासिल प्राप्त करने के लिए इसका परिपथ चित्र खींचिए। 2+3

(ख) Mod-6 गणित्र डिजाइन कीजिए और इसका परिपथ चित्र खींचिए। 5

(ग) कैथोड किरण ट्यूब (CRT) के मुख्य घटक दर्शाने वाला व्यवस्था आरेख खींचिए। 5

× × × × ×